

Przetworniki Cyfrowo-Analogowe i Analogowo-Cyfrowe

Autor:

Piekaj Marcin

1. PRZETWORNIKI CYFROWO-ANALOGOWE

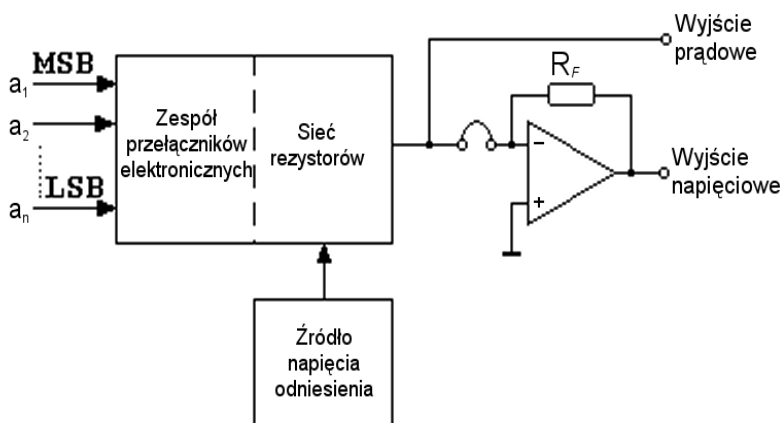
Zadaniem przetworników cyfrowo-analogowych jest zamiana wielkości wyrażonej w kodzie cyfrowym na proporcjonalną do niej wielkość analogową, którą może być napięcie, prąd lub inna wielkość fizyczna. Sygnał wejściowy może być podany w różnym kodzie. Najczęściej jest to zwykły kod binarny (ze względu na największą efektywność) lub kod BCD. Wartość analogowa sygnału wyjściowego zależy od wejściowego słowa cyfrowego podanego w odpowiednim kodzie oraz od wartości sygnału odniesienia. Przykładowo dla kodu naturalnego binarnego i napięcia odniesienia U_{odn} sygnał na wyjściu S ma postać:

$$S = \frac{U_{odn}}{2^n} (a_{n-1} 2^{n-1} + \dots + a_2 2^2 + a_1 2^1 + a_0 2^0)$$

gdzie:

$a_{n-1} \dots a_0$ – są wyrazami rozwinięcia dwójkowego słowa kodowego (mogą przyjmować wartości 0 i 1)

n – to liczba bitów słowa kodowego.



Rys. 1. Schemat blokowy przetwornika a/c

c/a z wyjściem napięciowym).

W skład typowego przetwornika c/a wchodzi:

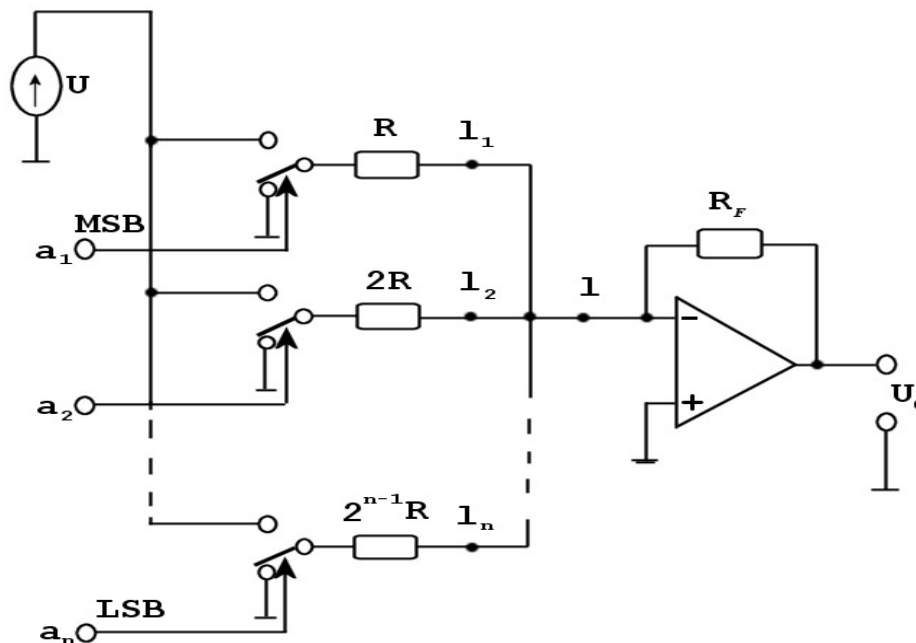
- Zespół przełączników elektronicznych, sterowanych wejściowymi sygnałami cyfrowymi,
- Sieć rezystorów,
- Precyzyjne źródło napięcia odniesienia,
- Przetwornik prąd - napięcie w układzie ze wzmacniaczem operacyjnym (w przetwornikach

Sygnał wyjściowy S jest proporcjonalny do iloczynu napięcia odniesienia i liczby reprezentowanej przez słowo wejściowe. Przetwornik c/a stanowi, więc w istocie układ mnożący dwa sygnały: jeden cyfrowy, drugi analogowy i dający wynik w postaci analogowej. W wielu przetwornikach nie można w pełni wykorzystać właściwości mnożenia dwóch sygnałów, gdyż źródło napięcia odniesienia znajduje się wewnątrz układu scalonego, przyłączone na stałe do sieci rezystorów.

1.1. Przetwornik c/a z rezystorami ważonymi

Najczęściej stosuje się dwa typy sieci rezystorów:

- Rezystory o wartościach ważonych,
- Drabinek rezystancyjnych typu R-2R



Rys. 2. Przetwornik c/a z siecią rezystorów ważonych dwójkowo

Na rys. 2 przedstawiono schemat układu z rezystorami o wartościach ważonych dwójkowo. Układ działa w sposób następujący. Sygnały odpowiadające poszczególnym bitom słowa wejściowego sterują przyporządkowanymi sobie przełącznikami.

Jeżeli i-ty bit jest równy 1, to przełącznik zostanie przyłączony do źródła napięcia odniesienia U_R i przez odpowiadający mu rezystor popłynie prąd o wartości:

$$I_i = \frac{U_R}{R \cdot 2^{i-1}}$$

Jeżeli i-ty bit jest równy 0 to prąd $I_i=0$. Jeżeli przyłożymy $a_i=1$ to wówczas przez rezystor R popłynie prąd:

$$I_i = \frac{U_R}{R}$$

Wzmacniacz operacyjny pracuje w układzie sumującego przetwornika prąd-napięcie. Do węzła A wpływa prąd I będący sumą prądów $I_1, I_2 \dots I_n$, zgodnie z zależnością jak niżej:

$$I = a_1 \cdot \frac{U_R}{R} + a_2 \cdot \frac{U_R}{2 \cdot R} + \dots + a_n \cdot \frac{U_R}{2^{n-1} \cdot R}$$

Po przekształceniach otrzymujemy równanie:

$$I = \frac{U_R}{R/2} \cdot (a_1 \cdot 2^{-1} + a_2 \cdot 2^{-2} + \dots + a_n \cdot 2^{-n})$$

Ponieważ $U_o = I_F \cdot R_F$ oraz $I_F = -I$, więc otrzymamy zależność:

$$U_o = - \frac{U_R \cdot R_F}{R/2} (a_1 \cdot 2^{-1} + a_2 \cdot 2^{-2} + \dots + a_n \cdot 2^{-n})$$

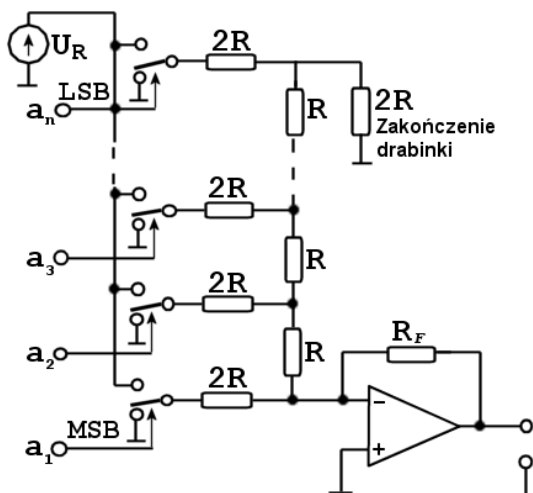
Rezystancja widziana z wejścia odwracającego wzmacniacza operacyjnego jest zawsze taka sama, niezależnie od położenia przełączników. Umożliwia to łatwą kompensację błędów wynikających z nie zrównoważenia wzmacniacza operacyjnego. Wadą układu jest natomiast stosowanie rezystorów różniących się od siebie znacznie wartością rezystancji.

Na przykład, dla przetwornika 10-bitowego przy założeniu, że $R_1 = 100\Omega$ trzeba zastosować rezystor $R_{10} = 2^{10}$

$$R_{10} = 51,2k\Omega.$$

1.2. Przetwornik c/a z drabinką rezystorów R-2R

Liczba rezystorów wchodzących w skład jednej sekcji może być zupełnie dowolna. W szczególnym wypadku sekcja może składać się z pojedynczego rezystora. Otrzymuje się wtedy układ przedstawiony na rys. 3. Bity oddalone są od siebie o jedna pozycję, a więc ich wagi różnią się dwukrotnie ($2=2^1$). Należy ustalić współczynnik tłumienia równy 1/2. Uzyskuje się go dobierając wartości rezystorów R i 2R. Układ działa w ten sposób, że zmiana położenia



Rys. 3. Przetwornik c/a z drabinką rezystorów R-2R

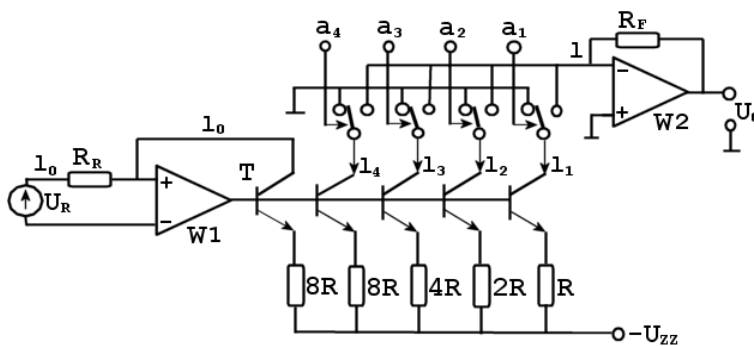
dowolnego przełącznika powoduje zmiany prądu wpływającego do węzła sumacyjnego wzmacniacza operacyjnego o wartość odpowiadającą wadze bitu sterującego dany przełącznik. Wzmacniacz operacyjny pracuje jako przetwornik prąd-napięcie i zmienia prąd wypływający z drabinki na napięcie wyjściowe.

1.3. Przetwornik c/a ze źródłami prądowymi

W wielu przetwornikach c/a wykorzystuje się napięcie odniesienia do zasilania precyzyjnych źródeł prądowych. Przetworniki tego typu pracują na zasadzie sumowania prądów źródeł prądowych. Sieci rezystorowe w takich układach są użyte albo do ustalania wartości prądów, albo jako dzielniki prądu. Na rys. 4 przedstawiono czterobitowy przetwornik c/a wykorzystujący rezystory o wartościach ważonych do ustalania wartości prądów. Źródła prądowe zbudowane są w układzie zwierciadła prądowego. Ponieważ potencjał baz wszystkich tranzystorów jest jednakowy, prądy poszczególnych tranzystorów zależą od wartości rezystorów włączonych w obwód emitera.

Prąd tranzystora T jest równy:

$$I_o = \frac{U_R}{R_R}$$

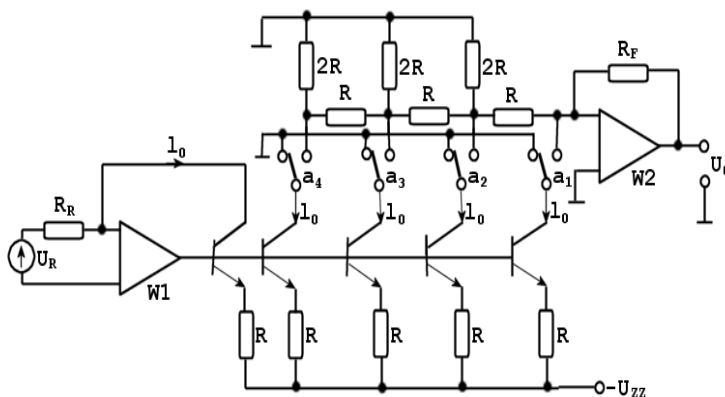


Wobec tego prądy poszczególnych tranzystorów są określone zależnością:

$$\begin{aligned} I_4 &= I_o & I_2 &= 4 \cdot I_o \\ I_3 &= 2 \cdot I_o & I_1 &= 8 \cdot I_o \end{aligned}$$

Rys. 4. Przetwornik c/a ze źródłami prądowymi ważonymi dwójkowo

Podany układ zwierciadła prądowego jest dość złożony, lecz odznacza się dobrymi właściwościami temperaturowymi i stałą wartością stosunku prądów (zależną od stosunku rezystancji emiterowych). Poszczególne bity słowa wejściowego sterują położeniem przełączników, tym samym ustalają wartość prądu I oraz napięcia wyjściowego. Na rys. 5 przedstawiono schemat czterobitowego przetwornika c/a ze źródłami prądowymi o jednakowych wartościach prądów. W układzie tym, w celu nadania poszczególnym źródłom prądowym odpowiednich wag, zgodnych z wagami bitów sterujących, zastosowano sumowanie prądów przy użyciu drabinki rezystorów R-2R. Źródło prądowe przyłączone najbliższe wzmacniacza operacyjnego W2 ma największą wagę, gdyż jego prąd nie ulega podziałowi.



Źródła prądowe włączone dalej od wzmacniacza mają mniejsze wagi ze względu na tłumiące działanie drabinki. Drabinkę rezystorów R-2R stosuje się również do ustalenia wartości prądów źródeł prądowych.

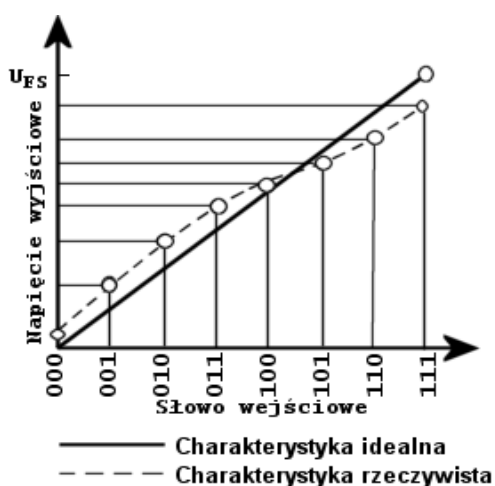
Rys. 5. Przetwornik c/a ze źródłami prądowymi o tych samych wartościach

1.4. Podstawowe parametry przetworników c/a

Najważniejszymi parametrami przetworników c/a są rozdzielność, dokładność i szybkość działania.

Rozdzielczość określa się liczbą bitów słowa wejściowego, seryjnie wytwarzane przetworniki mają rozdzielczość do 18 bitów. Na podstawie długości słowa wejściowego można określić najmniejszą zmianę sygnału wyjściowego w odniesieniu do całego zakresu. Dla przetwornika n-bitowego, można uzyskać 2^n różnych wartości sygnału wyjściowego. Wynika stąd, że zmiana słowa wejściowego na pozycji najmniej znaczącej (LSB) stanowi $1/2^n$ część pełnego zakresu przetwarzania. Często tę właśnie wartość, wyrażoną w procentach, podaje się jako rozdzielczość przetwornika c/a. Np. dla długości słowa wejściowego 10 bitów rozdzielczość jest równa:

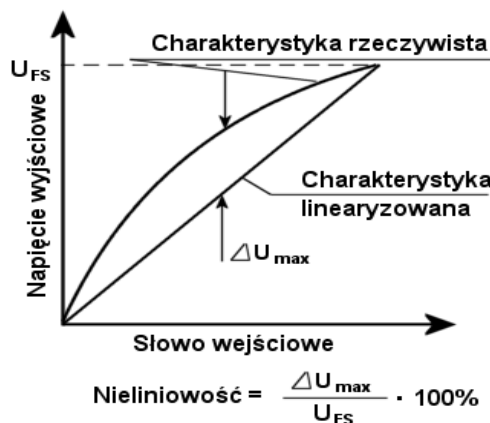
$$\frac{1}{2^{10}} \cdot 100\% = 0,0977\%$$



Rys. 6. Charakterystyka przetwarzania dla 3-bitowego przetwornika c/a

Dokładność określa się jako różnicę między wartością zmierzoną a przewidywaną napięcia wyjściowego odniesioną do napięcia pełnej skali. Dokładność można wyznaczyć na podstawie porównania charakterystyki rzeczywistej i idealnej (rys. 6). Charakterystyka przetwarzania jest z natury swojej nieciągła. Wygodnie jednak jest posługiwać się linią ciągłą, otrzymaną przez połączenie wszystkich punktów charakterystyki. W idealnym wypadku jest to linia prosta przechodząca przez początek układu współrzędnych. Charakterystyka rzeczywista uwzględnia błędy nieliniowości przetwarzania, nie zrównoważenia układu oraz błąd skalowania. Sumaryczny błąd określający dokładność powinien być mniejszy od połowy zmiany napięcia wyjściowego, odpowiadającej zmianie najmniej znaczącego bitu (w skrócie zapisuje się $\frac{1}{2}LSB$).

Istotnym czynnikiem wpływającym na dokładność, ze względu na brak możliwości regulacji, jest nieliniowość. Określa się ją przez podanie maksymalnego odchylenia charakterystyki rzeczywistej od prostej przechodzącej przez punkt początkowy i końcowy charakterystyki rzeczywistej. Wartość tę odnosi się do zakresu przetwarzania i wyraża w procentach (rys. 7).



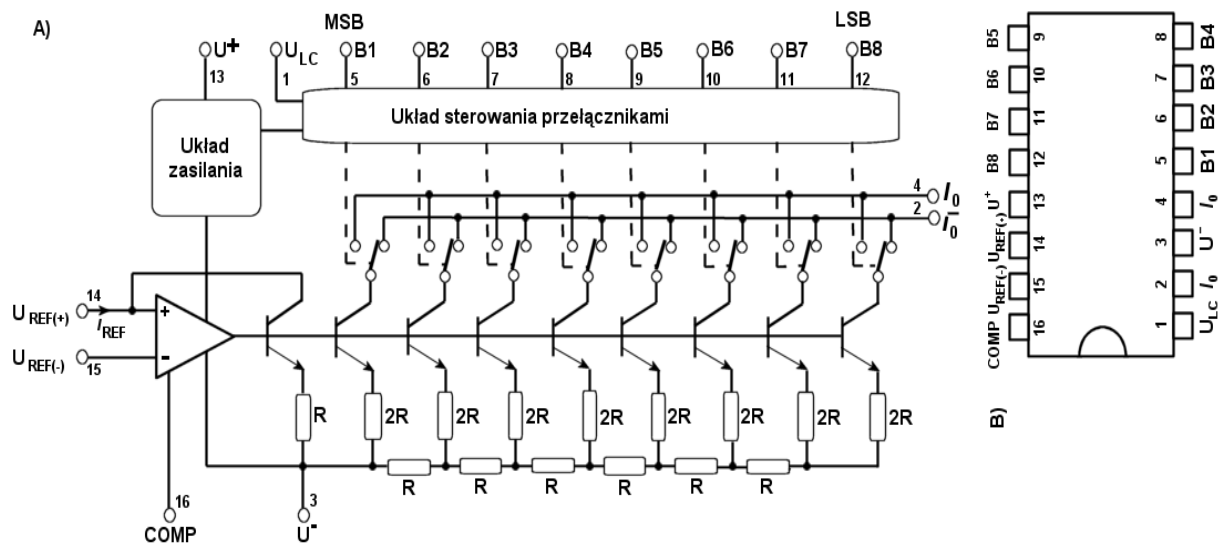
Rys. 7. Sposób określenia nieliniowości

Szybkość działania przetwornika określa się przez pomiar czasu ustalenia, tzn. czasu, po którym napięcie wyjściowe osiągnie wartość ustaloną określonym błędem (zwykle $\frac{1}{2}LSB$). Najszybszymi są przetworniki ze źródłami prądowymi bez wyjściowych konwertorów prąd-napięcie.

1.5. Przetwornik scalony c/a typu DAC-08

Układ DAC-08 jest 8-bitowym mnożącym przetwornikiem c/a o dużej szybkości działania. Schemat blokowy układu wraz z oznaczeniami wyprowadzeń przedstawiono na rys. 8. Przetwornik DAC-08 zawiera:

- o Zespół 8 źródeł prądowych ze wzmacniaczem operacyjnym,
- o Drabinkę rezystorową R-2R,
- o Zespół 8 przełączników,
- o Układ sterowania przełącznikami,
- o Układ polaryzacji.



Rys. 8. Przetwornik analogowo-cyfrowy DAC-08: a - schemat wewnętrzny, b - topologia wyprowadzeń.

Końcówka U_{LC} umożliwia przystosowanie przetwornika do współpracy z elementami cyfrowymi należącymi do różnych rodzin. W układzie tym prąd odniesienia I_{REF} , tzn. prąd wpływający do wejścia $U_{REF(+)}$ może być stały lub może się zmieniać w zakresie od 0 do 4mA. Suma prądów wyjściowych I_0 i \bar{I}_0 jest równa prądowi zakresowemu I_{FS} i wynosi:

$$I_{FS} = \frac{255}{256} \cdot I_{REF}$$

W obu przypadkach wartość prądu odniesienia jest równa:

$$I_{REF} = \frac{U_{REF}}{R_{REF}}$$

Rezystor R_{REF} powinien być wykonany z dużą dokładnością oraz mieć mały współczynnik temperaturowy. Te same uwagi dotyczą również źródła napięcia odniesienia. Zalecana przez producenta wartość prądu I_{REF} zawiera się w granicach 0,2÷ 4mA. Przetwornik DAC-08 ma dwa komplementarne wyjścia prądowe I_o oraz \bar{I}_o . Każde z ośmiu źródeł prądowych jest podłączone do wyjścia I_o lub \bar{I}_o . Wartość prądu I_o zależy od wartości prądu I_{REF} i od stanu wejść cyfrowych:

$$I_o = I_{REF} \cdot \left(\frac{B_1}{2} + \frac{B_2}{4} + \frac{B_3}{8} + \frac{B_4}{16} + \frac{B_5}{32} + \frac{B_6}{64} + \frac{B_7}{128} + \frac{B_8}{256} \right)$$

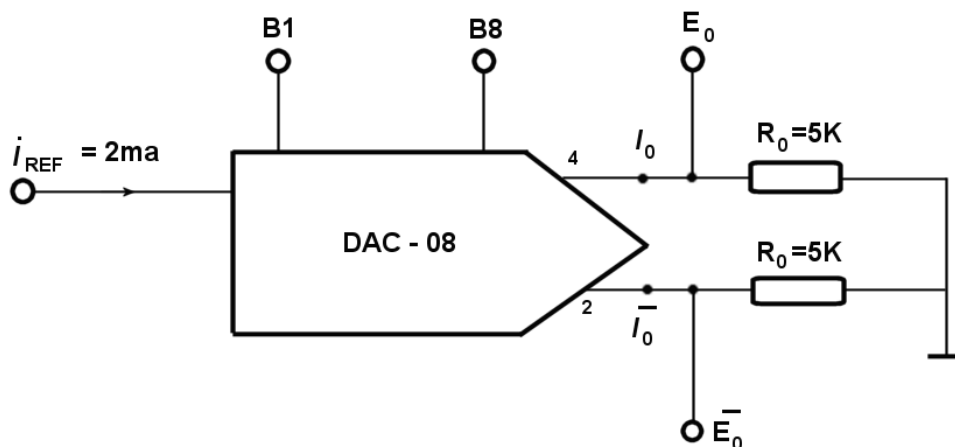
przy czym:

B_i - stan logiczny i-tego bitu wejściowego.

Prąd \bar{I}_o jest natomiast równy:

$$\bar{I}_o = I_{FS} - I_o$$

Najprostszą metodą uzyskania napięciowego sygnału wyjściowego jest dołączenie rezystorów obciążających. Przykładowy schemat jest przedstawiony na rys. 9 wraz z tabelicą1 określającą napięcia wyjściowe. W układzie tym napięcia wyjściowe przyjmują wartości tylko ujemne.



Rys. 9. Przetwornik z wyjściem napięciowym

Tabela 1 Wartość napięcia wyjściowego dla przetwornika 8-bitowego

B_1	B_2	B_3	B_4	B_5	B_6	B_7	B_8	LD	I_o [mA]	\bar{I}_o [mA]	E_o [V]	\bar{E}_o [V]
1	1	1	1	1	1	1	1	25	1,992	0,000	-9,960	0,000
								5				
1	0	0	0	0	0	0	1	12	1,008	0,984	-5,040	-4,920
								9				
1	0	0	0	0	0	0	0	12	1,000	0,992	-5,000	-4,960
								8				
0	1	1	1	1	1	1	1	12	0,992	1,000	-4,960	-5,000
								7				
0	0	0	0	0	0	0	1	1	0,008	1,984	-0,040	-9,920
								1				
0	0	0	0	0	0	0	0	0	0,000	1,992	0,000	-9,960
								0				

2. PRZETWORNIKI ANALOGOWO-CYFROWE

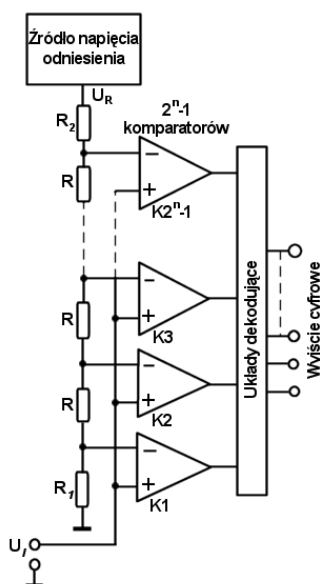
Zadaniem przetwornika a/c jest przetworzenie analogowej postaci sygnału, zwykle napięciowego, na równoważną mu wartość cyfrową. Ogólnie metody przetwarzania można podzielić na metody bezpośrednie i pośrednie. W układach opartych na metodach bezpośrednich następuje od razu porównanie wielkości przetwarzanej z wielkością odniesienia. Do tej grupy zalicza się przetworniki z bezpośrednim porównywaniem oraz przetworniki kompensacyjne. Przy metodach pośrednich najpierw odbywa się zmiana wielkości przetwarzanej na pewną wielkość pomocniczą (np. czas lub częstotliwość), porównywaną następnie z wielkością odniesienia. W zależności od rodzaju wielkości pomocniczej wyróżnia się metodę częstotliwościową i metodę czasową (prostą lub z dwukrotnym całkowaniem).

Ważnym zagadnieniem jest określenie minimalnej częstotliwości próbkowania zapewniającej pełne odtworzenie sygnału analogowego po przetworzeniu go na postać cyfrową. Problem ten został teoretycznie rozwiązany przez C. Shannona oraz W. Kotelnikowa i sformułowany w postaci tzw. prawa próbkowania. Mówi ono, że cała informacja zawarta w sygnale ciągłym zmieniającym się w czasie może być wyrażona za pomocą kolejnych próbek cyfrowych jego wartości, jeśli częstotliwość próbkowania f jest co najmniej dwukrotnie większa od maksymalnej częstotliwości f_{\max} występującej w widmie sygnału.

Najpowszechniej obecnie stosowanymi metodami przetwarzania są te, które dobrze nadają się do realizacji za pomocą układów scalonych lub do realizacji monolitycznej. Do tych metod należą:

- o Metoda bezpośredniego porównania,
- o Metoda kompensacyjna wagowa (z kolejnym porównaniem),
- o Metoda czasowa z dwukrotnym całkowaniem,
- o Metoda częstotliwościowa.

2.1. Metoda bezpośredniego porównania

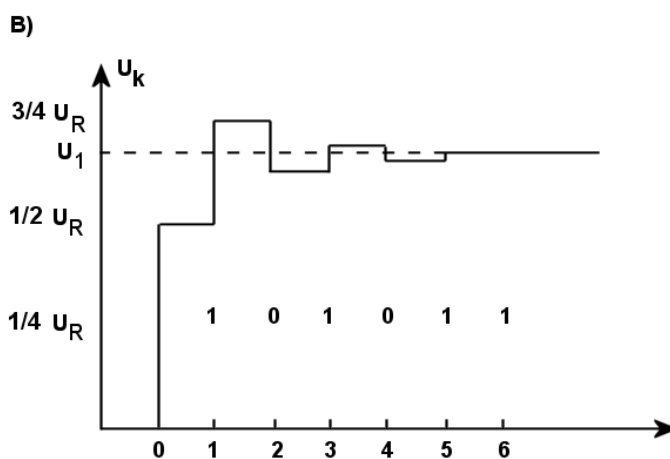
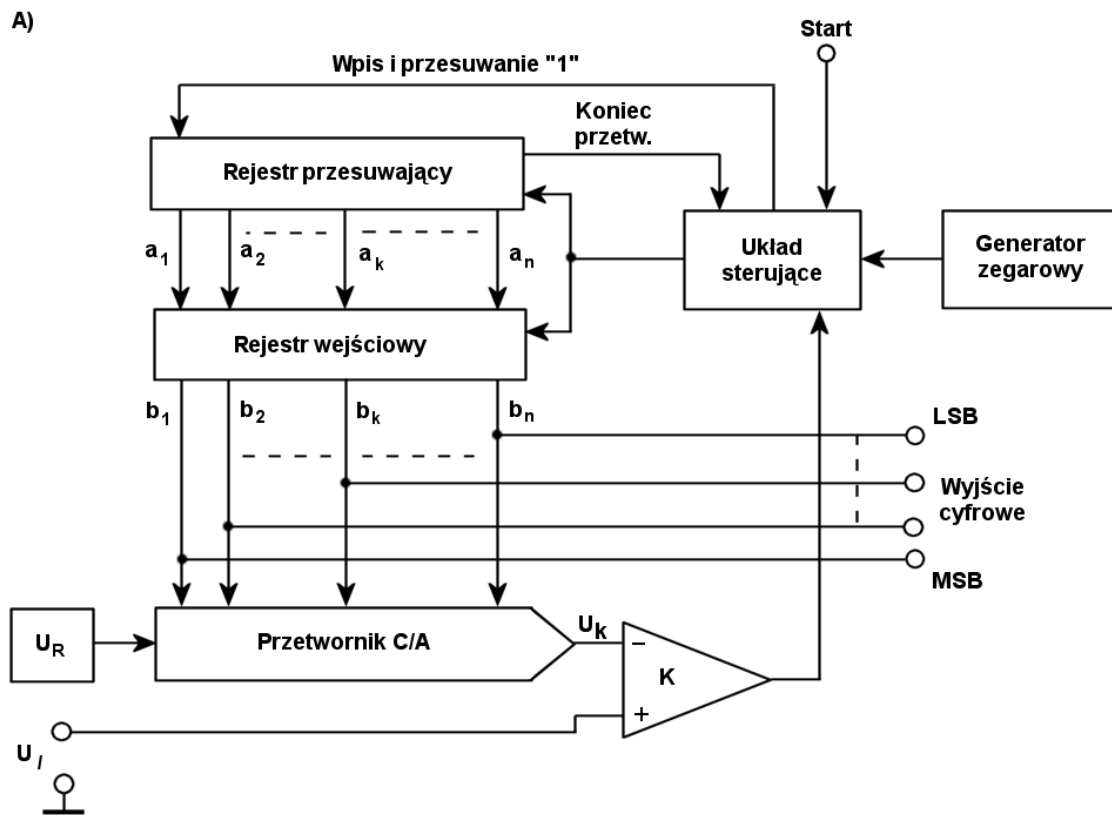


Zasadę pracy przetwornika a/c pracującego na metodzie bezpośredniego porównania zilustrowano na rys. 10. napięcie wejściowe w przetworniku n -bitowym jest jednocześnie porównywane z 2^{n-1} poziomami odniesienia przy użyciu 2^{n-1} komparatorów napięcia. Cyfrowe stany wyjściowe komparatorów, po odpowiednim zakodowaniu, dają cyfrową informację wyjściową w kodzie dwójkowym. Zasadniczą zaletą takiego systemu to duża szybkość przetwarzania. Czas przetwarzania jest, bowiem równy sumie czasu odpowiedzi jednego komparatora i czasu kodowania. Wadą jest duża liczba komparatorów w przetwornikach wielobitowych. Są produkowane monolityczne przetworniki oparte na tej metodzie o rozdzielczości 6 do 8 bitów i czasie przetwarzania $10 \div 20$ ns.

Rys. 10. Blokowy schemat przetwornika a/c opartego na metodzie bezpośredniego

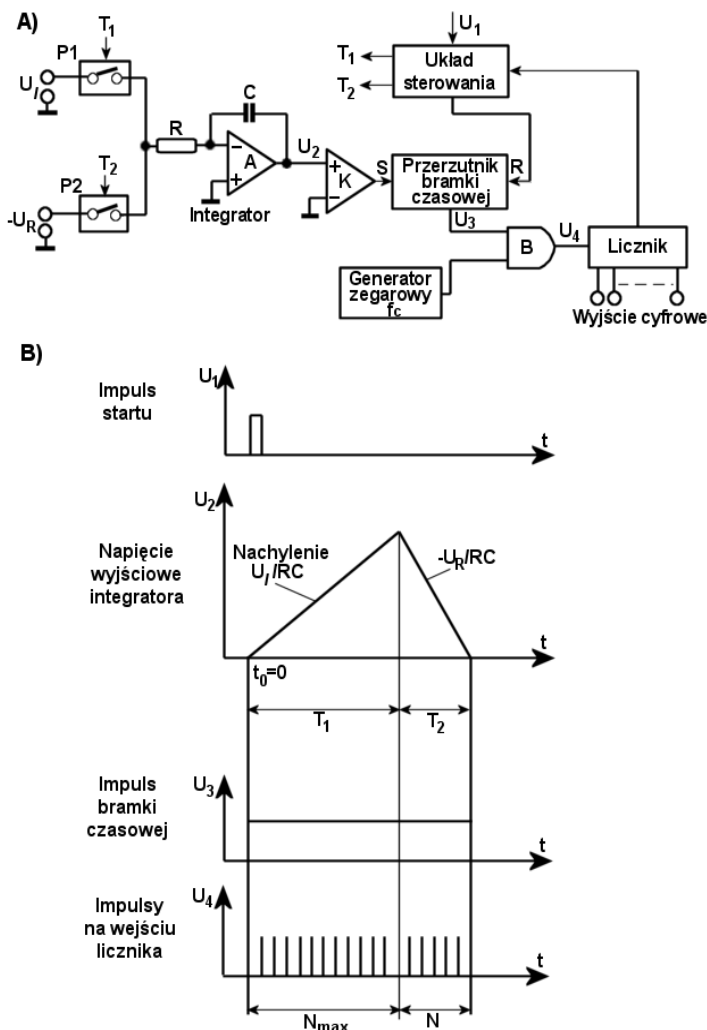
2.2. Metoda kompensacyjno - wagowa

Przetwarzanie w tej metodzie polega na kolejnym porównywaniu napięcia przetwarzanego U_i (rys. 11) z napięciem odniesienia wytwarzanym w przetworniku c/a. W pierwszej kolejności następuje porównanie napięcia U_i z napięciem $U_R/2$, odpowiadającym połowie pełnego zakresu przetwarzania. Rezultat tego porównania ustala w rejestrze wartość cyfrową najstarszego bitu słowa wyjściowego oraz wartość najstarszego bitu wejścia przetwornika c/a. W ten sposób, gdy $U_i > U_R/2$, to napięcie $U_R/2$ pozostaje włączone podczas następnych porównań, a w przeciwnym razie - jest wyłączone. W przypadku przetwornika n-bitowego pełny cykl przetwarzania obejmuje n porównań. Po n-tym porównaniu stan rejestru wyjściowego jest cyfrową reprezentacją napięcia U_i .



Rys. 11. Przetwarzanie a/c metod kompensacji wagowej (z kolejnymi porównaniami): a- schemat blokowy, b- przebiegi napięcia na wyjściu przetwornika c/a

2.3. Metoda dwukrotnego całkowania



Rys. 12. Przetwarzanie a/c metodą czasową z podwójnym całkowaniem: a- schemat blokowy, b) przebiegi napięcia w poszczególnych punktach układu

Po uzyskaniu pełnej zawartości licznik wysyła sygnał powodujący zmianę stanu przełącznika analogowego P₂. Do wejścia integratora zostaje dołączone ujemne napięcie odniesienia (-U_R) i rozpoczyna się drugie całkowanie, trwające aż do chwili, gdy malejące napięcie na wyjściu integratora spowoduje zmianę stanu komparatora i odłączenie napięcia U_R. Przebieg napięcia na wyjściu integratora podczas drugiego całkowania jest opisany równaniem:

$$U_o = U_{omax} - \frac{1}{R \cdot C} \int_0^t U_R dt$$

Całkowanie trwa przez okres T₂, po którym napięcie U_o osiąga wartość równą zero i następuje przełączenie komparatora, czyli:

Metoda ta należy do grupy integracyjnych i jej istotną zaletą jest tłumienie okresowych zakłóceń nakładających się na sygnał przetwarzany - przez uśrednianie tych zakłóceń w okresie przetwarzania. Zasadę przetwarzania z dwukrotnym całkowaniem przedstawiono na rys. 12. W chwili rozpoczęcia przetwarzania przełącznik P₁ włącza napięcie U₁ na wejście integratora A. Następuje narastanie napięcia na wyjściu integratora, trwające przez określony czas T₁ wyznaczony przez zliczenie impulsów zegarowych aż do osiągnięcia pełnej zawartości licznika. Napięcie na wyjściu integratora uzyskuje w tym czasie wartość określoną zależnością:

$$U_{o\max} = \frac{1}{R \cdot C} \int_0^{T_1} U_1 dt = \frac{1}{R \cdot C} \cdot U_{lav} \cdot T_1$$

Gdzie:

U_{lav} - średnia wartość napięcia przetwarzanego U₁ w czasie T₁.

$$U_{o\max} = \frac{1}{R \cdot C} \cdot U_R \cdot T_2.$$

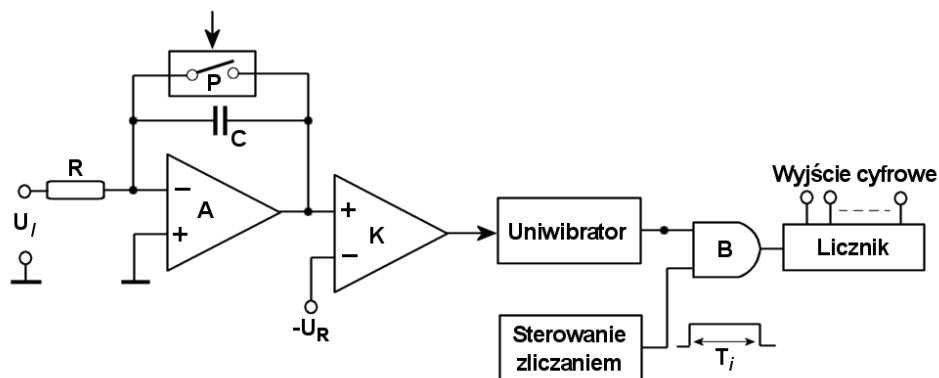
A podstawiając do powyższej zależności $U_{o\max}$ otrzymamy: $U_{Iav} = T_2 / T_1 \cdot U_R$. Podczas okresu T_2 odbywa się zliczanie impulsów zegarowych o częstotliwości f_z . Licznik zlicza w tym czasie N_x impulsów $N_x = T_2 \cdot f_z$. Okres T_1 odpowiada czasowi zliczania potrzebnemu do uzyskania pełnej pojemności licznika N_{\max} . Tak, więc: $T_1 = N_{\max} / f_z$, podstawiając czasy T_1 i T_2 uzyskuje się po przekształceniach:

$$N_x = N_{\max} \cdot \frac{U_{Iav}}{U_R}$$

Tak, więc liczba zliczeń N_x jest proporcjonalna do wartości U_{Iav} - jest, zatem cyfrową reprezentacją napięcia przetwarzanego.

Metoda czasowa z podwójnym całkowaniem jest metodą wolną. Najczęściej okres przetwarzania dostosowuje się do częstotliwości sieci, uzyskując 25 przetworzeń w ciągu sekundy.

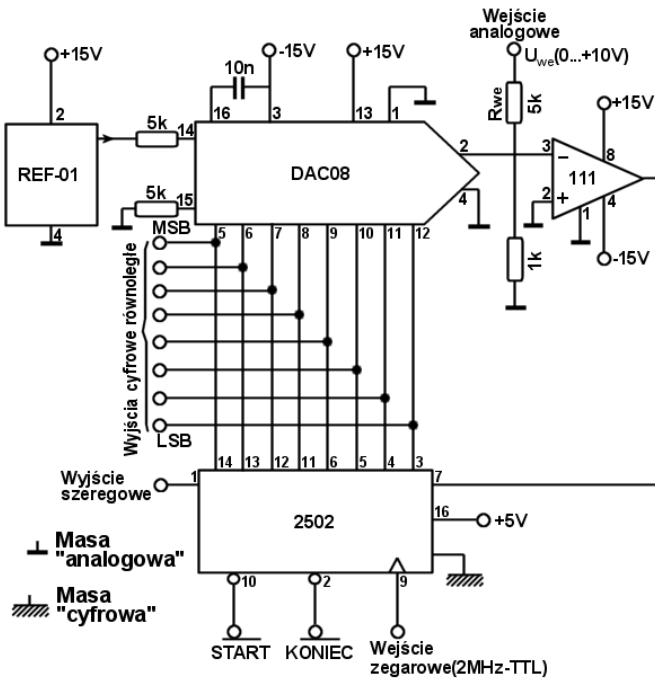
Do metod integracyjnych należy również częstotliwościowa metoda przetwarzania a/c. Polega ona na zmianie napięcia przetwarzanego na sygnał częstotliwości proporcjonalnej do wartości tego napięcia. Najprostszy sposób realizacji tej metody przedstawia rys. 13. Napięcie wejściowe jest całkowane w integratorze, szybkość narastania napięcia na wyjściu integratora jest proporcjonalna do wartości U_i i trwa do chwili uzyskania wartości U_R , przy której następuje zmiana stanu na wyjściu komparatora. Odbywa się wówczas szybkie rozładowanie kondensatora C, powrót komparatora do poprzedniego stanu i powtórne ładowanie. W ten sposób na wyjściu komparatora uzyskuje się ciąg impulsów prostokątnych o częstotliwości proporcjonalnej do wartości U_i . Zliczając te impulsy w pewnym okresie T uzyskuje się w liczniku wielkość cyfrową proporcjonalną do średniej wartości napięcia przetwarzanego w okresie T.



Rys. 13. Schemat blokowy ilustrujący zasadę przetwarzania a/c metody częstotliwościową

Omówione dwie metody integracyjne, są przeznaczone do przetwarzania i pomiaru średnich wartości napięcia w pewnym przedziale czasu. Chcąc wykorzystać te przetworniki do pomiaru wartości chwilowych trzeba na wejściu stosować układy próbkujące z pamięcią.

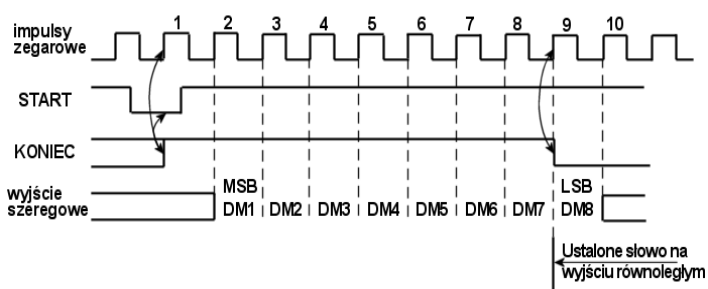
2.4. Kompensacyjny przetwornik a/c



Rys. 14. Schemat 8-bitowego kompensacyjnego przetwornika a/c

Jako przetwornik a/c można wykorzystać przetwornik c/a wyposażającego w szereg niezbędnych dodatkowych układów (rejestr aproksymujący i komparator). Na rys. 14 przedstawiono schemat 8-bitowego przetwornika a/c zbudowanego z wykorzystaniem przetwornika c/a i rejestru aproksymującego. Wyjście prądowe przetwornika dołączone jest do wejścia komparatora, do tego samego wejścia komparatora jest również dołączone przez rezystor R_{we} wejściowe napięcie mierzone. Drugie wejście komparatora jest dołączone do masy. Sygnał z komparatora steruje szeregowym wejściem rejestru aproksymującego. W ten sposób kolejny stan rejestru zależy od wyniku porównania wartości sygnału wejściowego z wartością sygnału odpowiadającego aktualnej zawartości rejestru. Wyjścia rejestru aproksymującego są dołączane bezpośrednio do wejść cyfrowych przetwornika a/c i jednocześnie wykorzystane jako równoległe wyjścia przetwornika a/c.

Do wejścia zegarowego rejestru należy dołączyć sygnał zegarowy ona poziomie sygnału TTL i o częstotliwości np. 2 MHz. Otrzymuje się wówczas czas konwersji (przetwarzania) ok. 4ms. Start konwersji inicjuje się przez przyłączenie do wejścia *START* niskiego poziomu logicznego.



Rys. 15. Przebieg sygnałów w rejestrze aproksymującym w czasie konwersji

Dla prawidłowego zadziałania rejestru aproksymującego poziom ten trzeba utrzymywać, co najmniej w czasie jednego zbocza narastającego impulsu zegarowego (rys. 15). W czasie kolejnych impulsów zegarowych na wyjściu szeregowym rejestru pojawiają się bity słowa wyjściowego, począwszy od MSB. Dziewiąty impuls zegarowy powoduje ustawienie niskiego poziomu na wyjściu *KONIEC*, sygnalizując w ten sposób zakończenie

konwersji, jednocześnie z tym sygnałem na wyjściu równoległym zostanie ustalone pełne słowo wyjściowe (starsze bity tego słowa zostały ustalone już wcześniej). Po odczycie wyniku konwersji, sygnałem *START* można zainicjować następny cykl przetwarzania. Przez połączenie wyjścia *KONIEC* z wejściem *START* otrzymuje się automatyczną inicjację następnego cyklu konwersji po zakończeniu bieżącego.

3. Przetworniki próbkująco - pamiętające

Są to układy pełniące funkcje pamięci analogowej (w ujęciu tradycyjnym). Ich działania polega na zapamiętaniu zmiennego w czasie napięcia, na ogół w celu przetworzenia przez przetwornik analogowo-cyfrowy.

Układy PP usuwają niedokładności pomiaru wynikające:

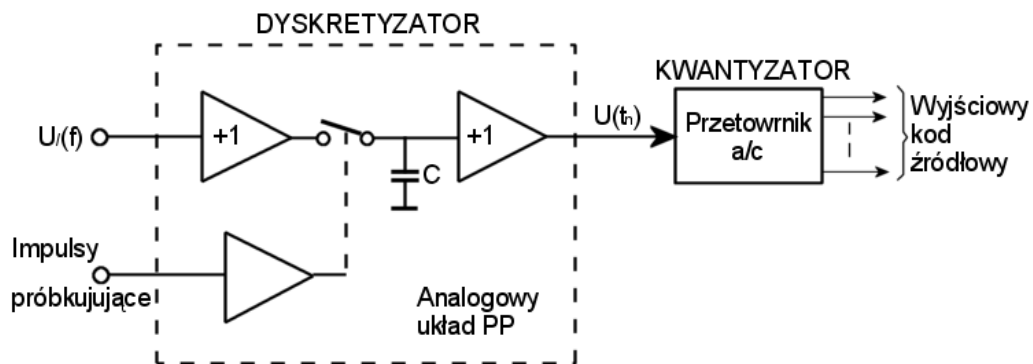
- z szybkości zmian napięcia wejściowego
- ze skończonego czasu przetwarzania przetwornika A/C

Inne obszary zastosowań:

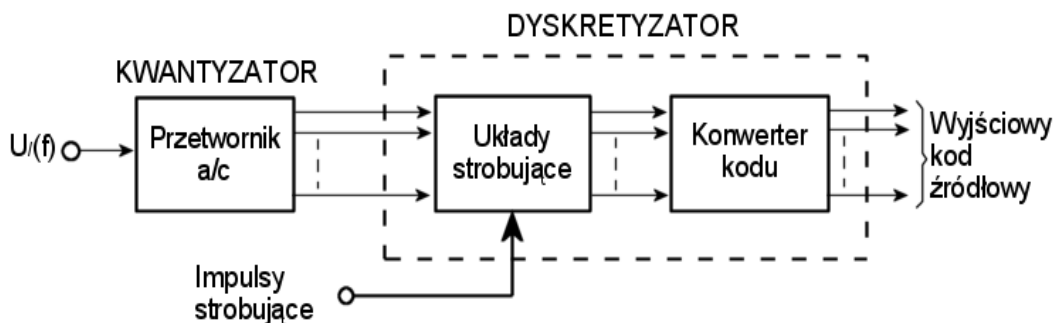
- usuwanie zakłóceń w postaci szpilek napięciowych na wyjściu przetworników C/A
- rekonstrukcji kształtu sygnałów analogowych w tzw. filtrach z pamięcią (oscylloskopy, szybkie woltomierze)

Klasyfikacja:

- analogowe układy PP
- cyfrowe układy PP



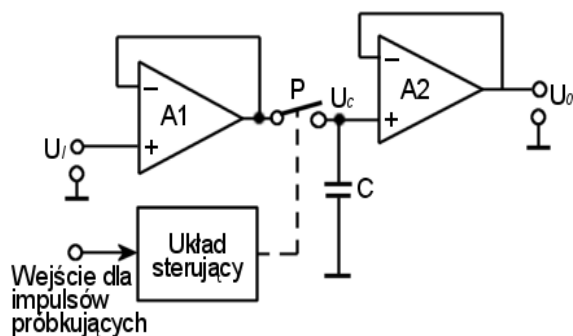
Rys. 16. Analogowy układ PP



Rys. 17. Cyfrowy układ PP

3.1. Analogowy układ próbkująco - pamiętający

W analogowym układzie PP wejściowy ciągły sygnał analogowy zamieniany jest na ciąg próbek napięcia quasi-stałego przez cykliczne, zgodne z impulsami próbkującymi, ładowanie kondensatora C, który zapamiętuje w postaci ładunku wartość napięcia wejściowego z chwili przed rozwarciem klucza.



Rys. 18. Analogowy układ PP

Okres próbkowania = czas próbkowania (śledzenia) + czas pamiętania

Częstotliwość próbkowania = $1/\text{okres próbkowania}$

A1 - duża rezystancja wejściowa i duży prąd wyjściowy - szybkie naładowanie kondensatora pamiętającego

A2 - bardzo duża rezystancja wejściowa (stopień wej. na FET), jak najmniejszy prąd i napięcie niezrównoważenia

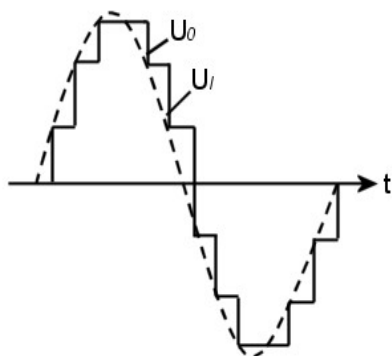
A1, A2 - skompensowane wtórniki napięciowe.

Przełącznik analogowy - tranzystor JFET o małym czasie trwania

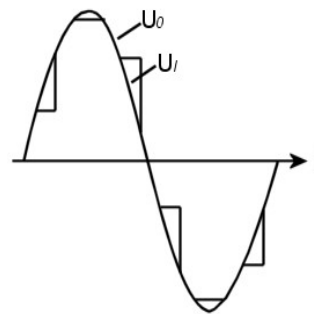
Kondensator pamiętający - jak najmniejszy prąd upływu oraz jak najmniejsza wartość absorpcji dielektrycznej (zjawisko „pamiętania” przez kondensator poprzedniej wartości napięcia). Błąd wywołany tym zjawiskiem jest $\sim \log$ współczynnika wypełnienia przebiegu próbkującego. Najlepsze właściwości - kondensatory teflonowe, polistyrenowe, poliwęglowe, polipropylenowe.

Cykl pracy układu PP:

- Faza próbkowania
- Przejście od fazy próbkowania do fazy pamiętania
- Faza pamiętania
- Przejście od fazy pamiętania do fazy próbkowania



Rys. 19. Przebieg sygnału na wyjściu układu w trybie próbkowania i pamiętania

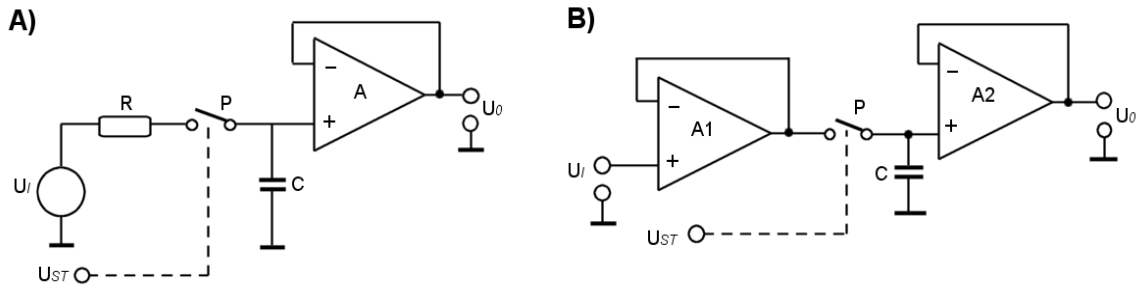


Rys. 20. Przebieg sygnału na wyjściu układu w trybie śledzenia i pamiętania

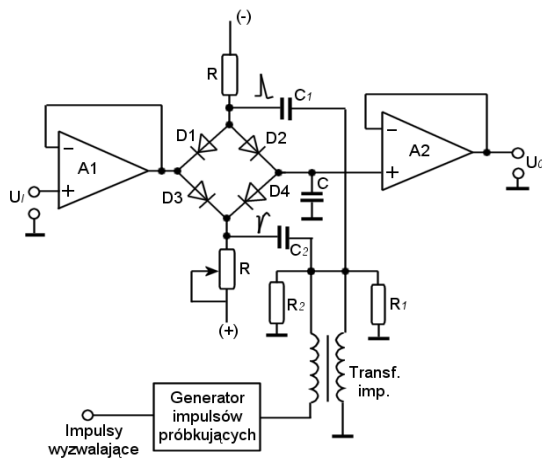
Rodzaje analogowych układów PP:

- Układy bez sprzężenia zwrotnego
- Układy ze sprzężeniem zwrotnym
- Układy kaskadowe
- Układy integracyjne

Układy PP bez sprzężenia zwrotnego:



Rys. 21. Układy bez sprzężenia zwrotnego a) z jednym wyjściowym wzmacniaczem separującym b) z dwoma wzmacniaczami separującymi, wejściowym i wyjściowym

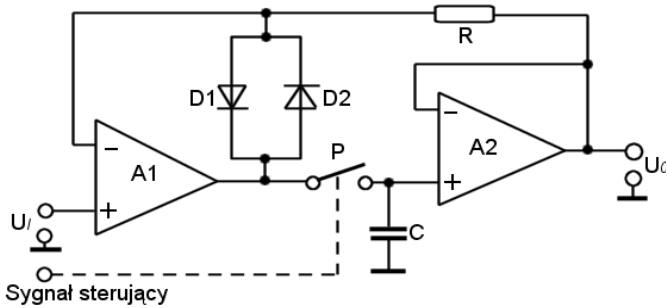


Rys. 22. Układy bez sprzężenia zwrotnego z mostkami diodowymi

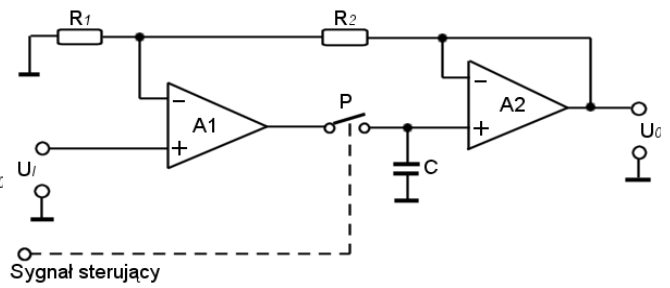
Cechy układów PP bez sprzężenia zwrotnego:

- Duża szybkość działania
- Gorsza dokładność wskutek sumowania napięć niezrównoważeni obydwu wzmacniaczy + dryf termiczny

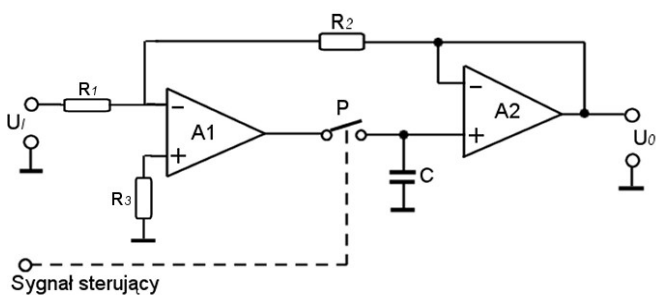
Układy PP ze sprzężeniem zwrotnym:



Rys. 23. Układ typu wtórnikowego



Rys. 24. Układ nieodwracający ze wzmacnieniem

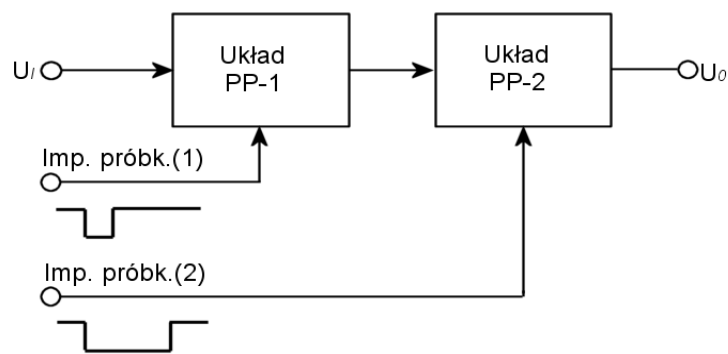


Rys. 25. Układ odwracający ze wzmacnieniem

Cechy:

- **Dokładniejsze** – mniejszy błąd nie doładowania i zimniejsze nieliniowości charakterystyki
- **Mniejsza szybkość**

Kaskadowe układy PP:



Rys. 26. Układ kaskadowy PP

Cechy:

- Pierwszy układ PP sterowany jest impulsem o krótkim czasie trwania z kondensatorem pamięciowym p małej pojemności – mały błąd nie doładowania.
- Drugi układ PP sterowany jest impulsem o dużej szerokości.
- Zwiększenie czasu pamiętania próbki przy małym błędzie nie doładowania
- Mniejszy błąd powstający wskutek przenikania napięcia wejściowego na wyjście

3.2. Cyfrowy układ próbkująco - pamiętający

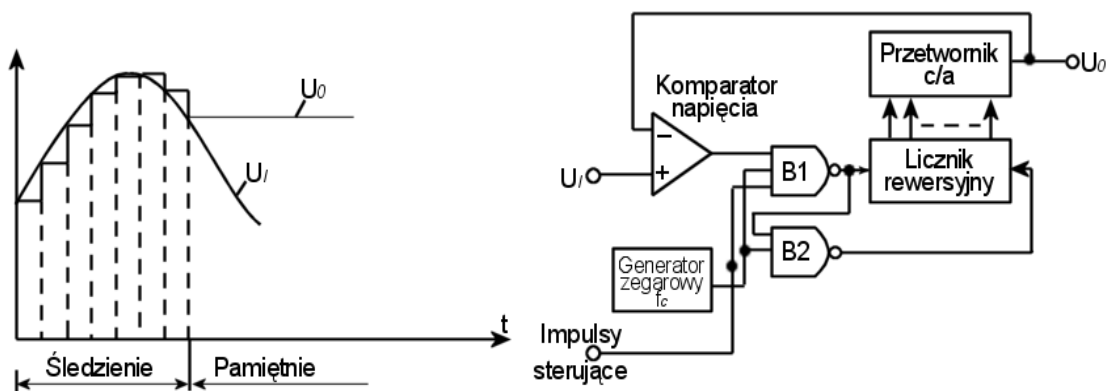
Do zapamiętania rezultatu przetwarzania stosowane są układy cyfrowe.

Cechy:

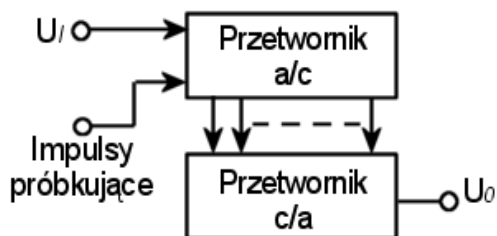
- Duża szybkość działania
- Praktycznie nieograniczony czas pamiętania

Podstawowe rodzaje cyfrowych układów PP:

- Układ PP z śledzącym przetwornikiem A/C
- Układ PP z równoległym przetwornikiem A/C
- Układy PP z szybkim przetwornikiem A/C z bezpośrednim kodowaniem w kodzie Gray'a (rzadko stosowane)



Rys. 21. Cyfrowy układ PP



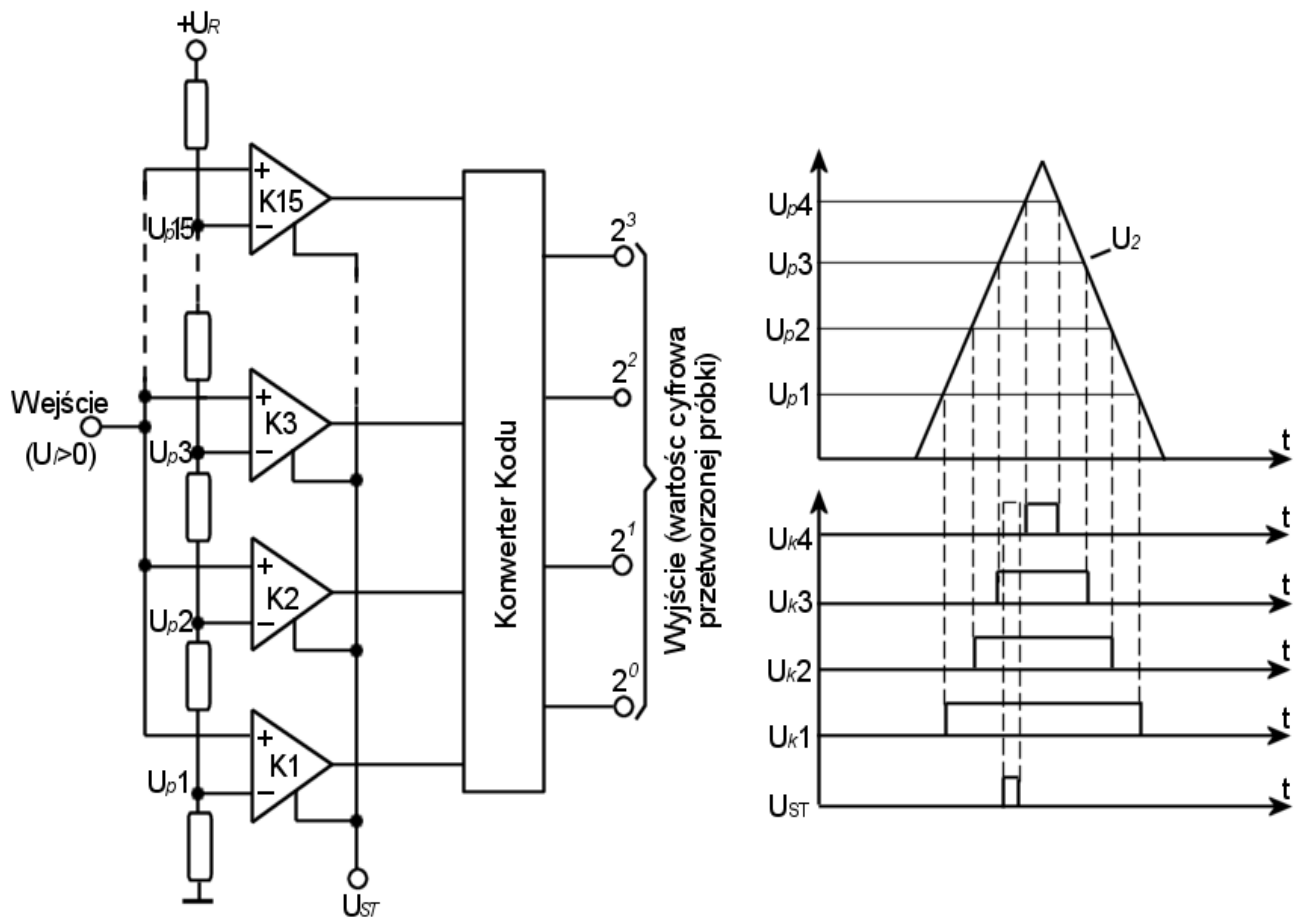
Rys. 22. Śledzący układ PP zrealizowany za pomocą pary przetworników A/C i C/A

Układy śledzące są stosunkowo wolne i uzależnione od rozdzielczości przetwornika C/A - dokładność $\pm 10\%$ wymaga 12-bitowego przetwarzania.

Układ PP z równoległym przetwornikiem A/C

Cechy:

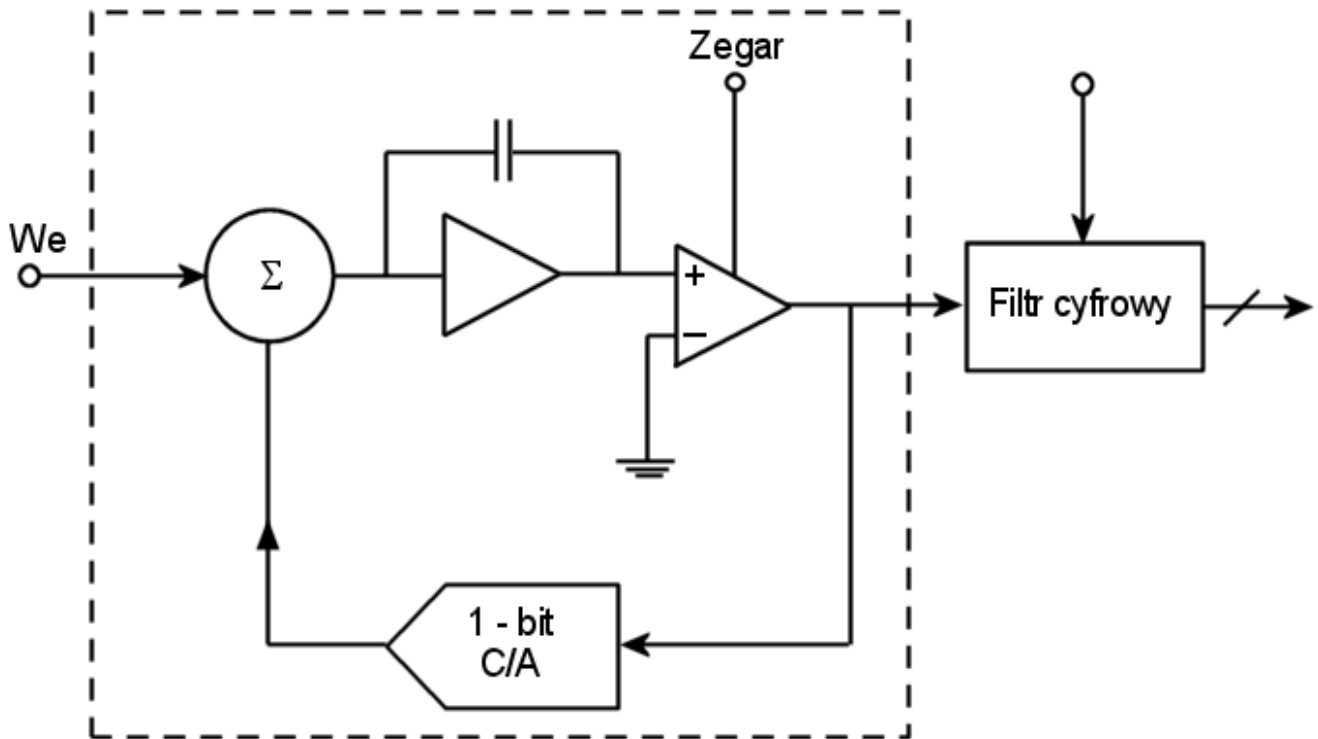
- Znacznie mniejszy czas odpowiedzi i większa czułość
- Mniejszy przedział nieokreśloności związany z przejściem z jednego stanu w drugi



Rys. 23. Układ PP z równoległym przetwornikiem A/C

4. Przetwornik Sigma-Delta

Przetworniki te (nazywane także niekiedy przetwornikami 1-bitowymi) wykorzystują technikę nadpróbkowania. Łączą w sobie wiele zalet (przede wszystkim dużą rozdzielczość – nawet 24 bity) z prostą konstrukcją.



Rys. 24. Przetwornik Sigma-Delta

4. Literatura

Główne źródła informacji:

- o „Miernictwo elektryczne i elektroniczne” Józef Parचाński
- o Wykłady z „Podstaw Układów Elektronicznych” z Politechniki Opolskiej
- o Artykuły Bogusława Króla z Wyższej Szkoły Informatyki i Zarządzania w Bielsko-Białej
- o Internet: <http://wikipedia.org> i <http://elektroda.pl>

Materiały pomocnicze:

- o „Podstawy Techniki Cyfrowej” Andrzej Skorupski