

Pamięci dynamiczne:

DRAM zad1

Zaprojektować moduł pamięci dynamicznej 64k * 8. Pamięć zbudować na układach DRAM 4164 (64k * 1). Wykorzystać układ odświeżania wbudowany w mikroprocesor Z80.

DRAM zad2

Zaprojektować moduł pamięci dynamicznej 64k * 8 na układach DRAM 4164. Wyposażyć układ w własny licznik odświeżania synchronizowany sygnałem /RFSH mikroprocesora Z80.

DRAM zad3

Zaprojektować blok pamięci dynamicznej 1MB podłączanej do mikroprocesora Z80 zbudowanej na układach M5M44800 (512k x 8). Odświeżanie CAS przed RAS z wykorzystaniem wewnętrznego licznika odświeżania w układach pamięci. Wykorzystać sygnał RFSH mikroprocesora Z80. Cała fizyczna pamięć podzielona na 128 stron po 8kB dowolnie ustawianych w przestrzeni adresowej mikroprocesora (należy zastosować osiem 7-bitowych rejestrów stron). Rejestry stron widziane w przestrzeni I/O pod adresami F8-FFh.

Zmiana wersji

Wersje bez zmian

© Krzysztof Tokarz ZMiTAC Politechnika Śląska 2004.

Materiały (zadania, schematy oraz przykładowe programy) przygotowane dla potrzeb przedmiotu Mikroinformatyka prowadzonego w Zakładzie Mikroinformatyki i Teorii Automatów Cyfrowych w Instytucie Informatyki Politechniki Śląskiej. Dozwolone wykorzystanie wyłącznie do celów naukowo - dydaktycznych z podaniem źródła pochodzenia.